



PEMBUATAN RANGKAIAN TRIP DAN PERIODA KANAL DAYA LOGARITMIK ANALOG UNTUK SIK REAKTOR KARTINI

Jumari, Nurhidayat S, Adi Abimanyu, Mursiti
Pusat Teknologi Akselerator dan Proses Bahan – BATAN, Yogyakarta
email : jumari@batan.go.id

ABSTRAK

PEMBUATAN RANGKAIAN TRIP DAN PERIODA KANAL DAYA LOGARITMIK ANALOG UNTUK SIK REAKTOR KARTINI. Telah dilakukan pembuatan modul Trip dan Perioda yang akan digunakan untuk melengkapi sistem keselamatan pada prototip Kanal Daya Logaritmis Analog tipe KDLA-07. KDLA tersebut sudah menggunakan interkoneksi backplane standar Euro card. Kegiatan tersebut meliputi perancangan, pembuatan dan pengujian skala laboratorium. Pengujian rangkaian trip dilakukan dengan memberikan masukan berupa simulasi tegangan level DC yang mensimulasikan 4 buah masukan trip yaitu dari level tegangan tinggi DC untuk detektor (misal tegangan tinggi 500 V – 700 V disini disimulasikan dengan tegangan DC 5 V – 7 V, jadi level trip tegangan tinggi jalan normal apabila ada tegangan masukan 5 V – 7 V sedangkan apabila ada tegangan masukan <5 V atau >7 V maka akan terjadi trip. Untuk level daya akan terjadi trip apabila daya melebihi 110 %. Pada level sumber akan terjadi trip apabila sumber neutron tidak berada ditempatnya. Trip juga diakibatkan oleh karena perioda kurang dari 7 detik, jadi harga perioda yang diperbolehkan harus ≥ 7 detik. Untuk rangkaian perioda juga sudah berfungsi hanya masih perlu dipastikan untuk besaran harga masing-masing seting tegangannya yang dipakai sebagai sensor tersebut. Secara garis besarnya rangkaian trip dan perioda telah berfungsi dengan baik.

Kata kunci : Rangkaian, Trip dan Perioda, KDLA.

ABSTRACTS

THE MAKING OF TRIP AND PERIOD CIRCUIT LOGARITMIC ANALOG POWER CHANNEL FOR INSTRUMENTATION AND CONTROL SYSTEM REACTOR KARTINI. The manufacturing of trip and period module have been done, which will be used to complement the safety system on the proto types Channel Power Analog logarithmic KDLA-07 type. This KDLA is already using standard back plane interconnect Eurocard. These activities consist of the design, manufacture and testing of laboratory scale. Trip circuit testing is done by providing input in the form of simulation that simulates 4 type DC voltage level input trip they are high DC voltage levels for the detector (high voltage 500 V-700 V here simulated voltage DC 5 V-7 V, so the level of trip high voltage normally if there is an input voltage is 5 V-7 V where as if there is 5 V input voltage or 7V trip will occur. For power levels will Trip when power exceeds 110 %. Which source level will occur when neutron source is not in place. Trip is also caused by period of less than 7 seconds, so the allowed period should be ≥ 7 seconds. Periods circuit also works but still need to be confirmed for each of the value of scale voltage settings are used as a sensors. Basically period and trip circuit is functioning well.

Keywords : Circuit, Trip and Perioda, KDLA.



PENDAHULUAN

Salah satu masalah yang dihadapi BATAN dalam bidang Sistem Instrumentasi dan Kendali (SIK) Reaktor adalah bagaimana menjaga kelangsungan pengoperasian reaktor nuklir yang telah beroperasi di Indonesia khususnya reaktor riset jenis TRIGA yang ada di Yogyakarta dan Bandung. Oleh karena itu membangun kemampuan dengan program penguasaan dan pengembangan di bidang SIK perlu dilakukan terutama untuk tujuan jangka pendek. Kanal daya logaritmik analog (KDLA) merupakan salah satu bagian penting dari SIK reaktor. Tahun 2007 telah mulai dilakukan rancangan prototip KDL Analog tipe KDLA-07 dengan interkoneksi menggunakan *backplane* standar *Euro card*, akan tetapi sistem keselamatan berupa modul Trip, Periode sebagai kriteria keselamatan belum terwujud. Oleh karena itu untuk sistem keselamatan dari kinerja Kanal Daya Logaritmik Analog dibuat modul Trip. Periode yang akan berkontribusi pada sistem keselamatan reaktor Kartini. Fungsi terpenting dari SIK dalam operasi reaktor adalah untuk memantau serta mengendalikan daya reaktor dan distribusi kerapatan daya. Kedua parameter proses tersebut menentukan kondisi thermo hidraulik reaktor yang akhirnya akan menentukan keselamatan reaktor yang terkait dengan keadaan yang mengarah ke kerusakan integritas bahan bakar di teras reaktor. Kanal Daya Logaritmik Analog adalah salah satu sub-sistem SIK reaktor yang fungsinya mengukur fluks neutron dan periode reaktor paling tidak sepanjang 10 dekade, mulai level sumber sampai dengan level daya penuh^[1]. Misi utama kegiatan rancang bangun KDL Analog adalah berkontribusi dalam upaya menjaga kelangsungan pengoperasian dan perawatan reaktor nuklir di Indonesia khususnya reaktor Kartini. Sesuai Keputusan Kepala BATAN No. 393/KA/XI/2005 tentang rincian tugas unit kerja dimana tugas Balai Elektromekanik antara lain memberikan pelayanan rancang bangun dan konstruksi dan perawatan peralatan elektronik. Sejalan dengan kegiatan ini diharapkan terjadi proses penempatan kemampuan sumber daya manusia dalam rancang bangun SIK, mulai dari perancangan, konstruksi, pengujian dan jaminan kualitas. Hasilnya berupa verifikasi kelayakan rancangan dari sistem keselamatan^[2,3]. Oleh karena itu kegiatan rancang bangun KDLA ini akan bermanfaat bagi institusi khususnya dalam menindaklanjuti hasil review IAEA^[3,4]. Waktu yang

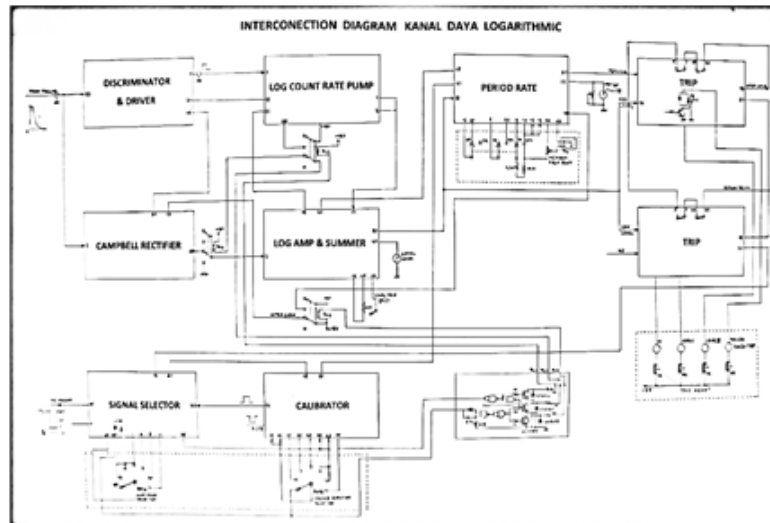
diperlukan untuk kegiatan ini diprogram selama 1 tahun sehingga diperoleh prototip Kanal Daya Logaritmik Analog yang telah mengikuti prosedur standar *design requirement*^[5,6]. Dengan demikian dimungkinkan untuk dijadikan pusat fasilitas pelatihan maupun uji fungsi SIK reaktor baik nasional maupun regional.

DASAR TEORI

Blok diagram interkoneksi kanal daya logaritmik jenis analog NLW2^[1] yang digunakan di reaktor Kartini disajikan pada Gambar 1.

Prinsip kerja blok diagram interkoneksi Gambar 1 sebagai berikut, kanal daya logaritmik analog merupakan instrumen untuk pengukuran daya reaktor jangkauan lebar, yaitu mulai level sumber sampai daerah pengukuran level daya penuh. Adapun detektor yang digunakan adalah detektor *Fission Chamber Counter*, sedangkan daerah pengukurannya dibagi menjadi 10 dekade daya, untuk *counting* rendah sampai menengah (1-6 dekade) dihandel oleh *count ratesignal* sedangkan untuk *counting* menengah sampai level daya penuh (7-10 dekade) dihandel oleh *Cambell signal*.

Untuk selanjutnya dari dua daerah pengukuran tersebut dijumlahkan melalui rangkaian *summing amplifier* dan hasil penjumlahan merupakan besaran daya reaktor yang diukur dan ditampilkan dalam bentuk meter analog. Untuk tujuan kalibrasi sistem elektronik NLW-2 maka unit tersebut dilengkapi dengan *signal Calibrator* yang berfungsi untuk mengkalibrasi seluruh sistem elektronik baik besarnya cacahan maupun linieritas pencacahan, tentu saja pada saat kalibrasi HV dan detektor tidak digunakan, yang dicacah adalah pulsa keluaran osilator dari rangkaian kalibrator dengan besarnya frekuensi yang dapat dipilih menggunakan *signal selector*. Untuk keperluan keselamatan operasi reaktor maka juga dilengkapi dengan rangkaian Trip dan Periode. Rangkaian Trip akan memberikan signal Trip apabila terjadi kegagalan HV, apabila tegangan tinggi turun sampai dibawah batas yang ditetapkan, sumber neutron tidak pada tempatnya, persen daya keluaran melebihi 110%, sistem elektronik dan komputer monitor/kontrol tidak berfungsi. Selain itu untuk keselamatan operasi reaktor juga dilengkapi dengan rangkaian periode yang berfungsi apabila dalam menaikkan daya reaktor periodanya kurang dari 7 detik, maka reaktor akan secara otomatis *scram*.



Gambar 1. Blok Diagram Interkoneksi KDLA

TATAKERJA

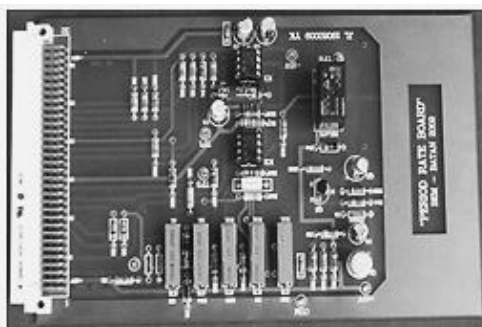
1. Modifikasi desain rangkaian elektronik rangkaian Trip dan Perioda.
2. Mendesain Lay Out PCB dan pembuatan/prosesing PCB.
3. Perekapan kebutuhan komponen dan pengadaan komponen.
4. Pengujian komponen dan pemasangan komponen pada PCB.
5. Pengujian rangkaian Trip dan Perioda skala laboratorium.

Alat Yang Digunakan

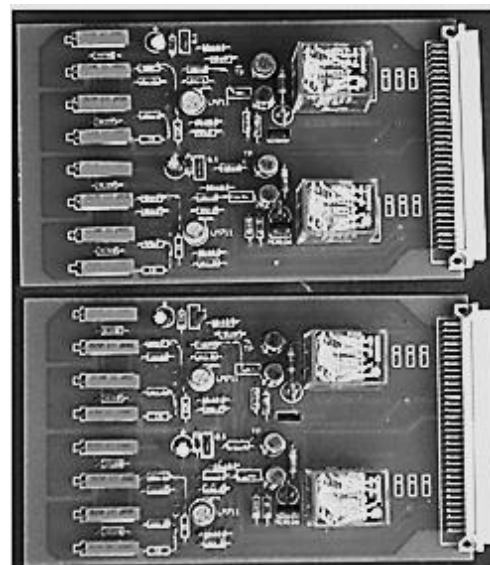
1. Pulse Generator Model GL-3 dan Oscilloscope Textronic 40 MHz.
2. Digital Multimeter PC510 Sanwa dan Multimeter CX 506a Sanwa.
3. DC Power Supply IPS 2302A merk ISO-TECH dan Tollset.
4. DPM mikro meter untuk tes perioda

HASIL DAN PEMBAHASAN

Modul Perioda yang dibuat disajikan pada Gambar 2 dan modul yang Trip dibuat disajikan pada Gambar 3.



Gambar 2. Modul PERIODA



Gambar 3. Dua buah modul TRIP

Pengujian rangkaian Trip (4 saluran Trip)

Untuk pengujian rangkaian Trip maka harus diseting terlebih dahulu level aras bawah (VR1) dan aras atas (VR2) yang akan dipakai untuk menganalisa tegangan masukan sebagai masukan Trip.

Trip 1. Misal terjadi kegagalan catu daya tegangan 220 V dari PLN

Tabel 1. Hasil pengujian Trip 1.

No.	Aras bawah	Aras atas	Tegangan masukan	Keluaran relay
1	1 V	2 V	0 - < 1 V	on
2	1 V	2 V	1 V - 2 V	off

Trip 2. Misal SIK atau sistem komputer tidak berfungsi.



Tabel 2. Hasil pengujian Trip 2.

No.	Aras bawah	Aras atas	Tegangan masukan	Keluaran relay
1	3 V	4 V	0 - <3 V	on
2	3 V	4 V	3 V – 4 V	off

Trip 3. Misal level tegangan tinggi DC terjadi penurunan tegangan

Tabel 3. Hasil pengujian Trip 3.

No.	Aras bawah	Aras atas	Tegangan Masukan	Keluaran Relay
1	5 V	7 V	0 - < 5 V	on
2	5 V	7 V	5 V – 7 V	off

Trip 4. Misal persen daya melebihi 110% daya maksimum.

Tabel 4. Hasil pengujian Trip 4.

No.	Aras bawah	Aras atas	Tegangan masukan	Keluaran relay
1	9 V	10 V	0 - < 9 V	on
2	9 V	10 V	9 V – 10 V	off

Pengujianrangkaian perioda :

1. Kalibrasi perioda
 - o Menghidupkan saklar *power supply* jarum meter DPM akan menuju angka 0.
 - o Menekan terus tombol Kalibrasi sampai jarum meter DPM bergerak dari 0 sampai 7, mencatat waktu yang dibutuhkan untuk mencapai angka 7.
 - o Mengeset waktu/perioda dengan mengatur harga C1 dan R2.

Tabel 5. Hasil pengujian/kalibrasi perioda.

No.	Tombol kalibrasi	Meter DPM	Waktu yang dibutuhkan
1	on	0 - 7	7 detik
2	on	0 - 7	7 detik
3	on	0 - 7	7 detik

2. Trip test
 - o Menghidupkan dulu saklar yang ada pada potensiometer 5 k Ω maka jarum meter DPM secara perlahan akan menunjuk angka 0.
 - o Mengatur potensiometer (5 k Ω) dari minimum sampai maksimum untuk memvariasi tegangan trip dari 0-10 V maka jarum meter DPM akan menunjuk angka 0- 7 (untuk aplikasinya seting harga Trip dapat diset sesuai ketentuan).
 - o Saat operasi berlangsung maka potensiometer 5 k Ω harus dimatikan, hal ini berarti sudah tidak melakukan Trip test.

PEMBAHASAN

1. Pada Tabel 1 pengujian rangkaian Trip 1 disimulasikan seolah-olah telah terjadi kegagalan daya listrik 220V/AC yang diindikasikan dengan tegangan DC 0 - <1V sehingga dari kejadian tersebut akan menghidupkan relay (*on*) dan ini akan menyebabkan reaktor Trip. Pada kondisi operasi normal indikator tegangan DC berada pada tegangan 1–2V dan relay pada posisi *off*.
2. Pada Tabel 3 percobaan pengujian rangkaian Trip 2 disimulasikan seolah-olah telah terjadi kegagalan SIK atau sistem komputer tidak berfungsi yang diindikasikan dengan tegangan DC 0 - <3V sehingga dari kejadian tersebut akan menghidupkan relay (*on*) dan ini akan menyebabkan reaktor Trip. Pada kondisi operasi normal indikator tegangan DC berada pada tegangan 3 – 4V dan relay pada posisi *off*.
3. Pada Tabel 4, percobaan pengujian rangkaian Trip 3 disimulasikan seolah-olah telah terjadi kegagalan tegangan tinggi DC yang berada dibawah tegangan DC yang ditentukan yang diindikasikan dengan tegangan DC 0 - <5V sehingga dari kejadian tersebut akan menghidupkan relay (*on*) dan ini akan menyebabkan reaktor Trip. Pada kondisi operasi normal indikator tegangan DC berada pada tegangan 5 – 7 V dan relay pada posisi *off*.
4. Pada Tabel 4,percobaan pengujian rangkaian Trip 4 disimulasikan seolah-olah telah terjadi kegagalan karena persen daya melebihi 110% daya maksimum yang diindikasikan dengan tegangan DC 9V – 10V sehingga akan menghidupkan relay (*on*) dan ini akan menyebabkan reaktor Trip. Pada kondisi operasi normal indikator tegangan DC berada pada tegangan 0 – 9V dan relay pada posisi *off*.
5. Dari Tabel 5, pengujian/kalibrasi perioda dilakukan dengan menekan terus tombol kalibrasi sampai jarum meter DPM bergerak dari 0 sampai 7, kemudian mencatat waktu yang dibutuhkan untuk mencapai angka 7, langkah ini diulangi sampai 3 \times dan dari hasil pengujian menunjukkan bahwa seting perioda berfungsi dengan baik dan dari 3 \times pengujian maka hasilnya perioda yang diukur tepat 7 detik.
6. Rangkaian Trip dan Perioda merupakan rangkaian pendukung KDLA SIK reaktor, berfungsi sebagai sistem keselamatan operasi reaktor, dalam hal ini kalau pada saat operasi reaktor terjadi salah satu kegagalan misal level sumber, level daya melebihi 110% daya maksimum, level tegangan tinggi pencatu daya detektor berada dibawah 500V, sumber daya listrik 220 V tiba-tiba mati atau kecepatan



**PROSIDING SEMINAR
PENELITIAN DAN PENGELOLAAN PERANGKAT NUKLIR
Pusat Teknologi Akselerator dan Proses Bahan
Yogyakarta, 26 September 2012**

- kenaikan populasi neutron diteras reaktor dalam satu periode kurang dari 7 detik maka akan ada sinyal yang menyebabkan reaktor Trip, dan dari Trip tersebut akan menyebabkan reaktor *scram* berarti operasi reaktor berhenti dengan sendirinya karena tiga buah batang kendali akan jatuh bersama-sama dan produksi neutron diteras reaktor akan terserap semua oleh tiga buah batang kendali (batang pengaman, kompensasi, pengatur) sehingga reaktor akan padam dan para pekerja radiasi masyarakat dan lingkungan akan selamat.
7. Dari data hasil pengujian 2 modul rangkaian Trip dan 1 modul rangkaian Periode menunjukkan bahwa kedua rangkaian tersebut secara uji simulasi sudah berfungsi dengan baik, hal ini akan berkontribusi pada sistem keselamatan operasi reaktor.

KESIMPULAN

Dari data hasil pengujian dapat disimpulkan sebagai berikut :

1. Pada prinsipnya 4 buah rangkaian trip yang dibuat sudah dapat berfungsi dengan baik hanya saja untuk diterapkan pada modul KDLA maka masih harus diadakan seting trip pada besaran tegangan yang sebenarnya untuk masing-masing trip.
2. Untuk rangkaian periode sudah dapat berfungsi dengan baik, dari 3 kali uji coba maka terukur besarnya harga periode sama sebesar 7 detik.
3. Secara keseluruhan rangkaian trip, periode yang dibuat sudah dapat berfungsi dengan baik hanya saja dalam aplikasinya harus disesuaikan dengan besaran harga seting aras bawah dan aras atas yang sudah ditentukan.
4. Pada prinsipnya pembuatan modul Trip dan Periode ini adalah untuk melengkapi sistem keamanan operasi reaktor bagi para pekerja radiasi, masyarakat umum dan lingkungan.

UCAPAN TERIMA KASIH

Diucapkan terima kasih pada rekan-rekan staf BEM yang secara langsung atau tidak langsung telah membantu dalam penyelesaian kegiatan ini dan juga kepada pejabat struktural yang telah mengizinkan dan memfasilitasi pelaksanaan kegiatan pembuatan modul Trip dan Periodaini.

DAFTAR PUSTAKA :

1. GA-Technologies: Wide-Range Log Power Channel; Operation and Maintenance Manual,(1983)
2. Operation and Maintenance Manual NM-1000 Neutron Monitoring System, General Atomics,(1989)

3. WIDI SETIAWAN, "Persiapan Review oleh IAEA terhadap Prototype Sistem Kendali *Start-up* dan Daya Tetap untuk Peaktor Riset Jenis TRIGA", Usulan penelitian 2004
 4. DEWITA, dkk," Rancang Bangun Kalibrator Kanal Daya Logaritmik Analog", Laporan Teknis PTAPB 2005, 2006
 5. IAEA-TECDOC-973: Research reactor instrumentation and control technology; Report of a Technical Committee Meeting held in Ljubljana, 4-8 December 1995,(1997)
 6. "Draft Safety Requirement Guide", Safety Requirements of Research Reactors, IAEA Safety Standard Series.
-

TANYA JAWAB

Suwarto

- Apakah yang dimaksud level sumber dan kaitanya dengan keberadaan sumber neutron?

Jumari

- ✧ *Level sumber adalah keadaan level 1 yang disebabkan oleh adanya sumber neutron yang merupakan kondisi awal operasi reaktor start up.*

Slamet Wiranto

- Rangkaian trip yang bapak buat apakah ada perbedaan dengan rangkaian trip yang telah ada di Reaktor Kartini? Kalau ada apa perbedaannya? Terutama kelebihanya dibandingkan dengan rangkaian trip yang sudah ada?

Jumari

- ✧ *Rangkaian trip yang saat ini ada di Reaktor Kartini pada prinsipnya sama hanya modul elektroniknya sudah lama dan apabila terjadi kerusakan spare part nya susah dicari sedangkan modul yang baru komponennya mudah dicari di pasaran. Selain itu motherboardnya yang lama menggunakan modul GA sedangkan yang baru motherboard/back panelnya menggunakan standart EURO CARD.*

Sri Nitiswati

- Pada kegiatan pengujian skala laboratorium, kondisi simulasi tegangan DC dilakukan pada 5-7 Volt. Menurut hemat kami kondisi simulasi sangat jauh dari kondisi riil tegangan DC detektor 500-700 Volt. Apakah kondisi simulasi 5-78 volt dapat dipertanggungjawabkan/dapat mewakili sehingga pada kesimpulan dikatakan bahwa rangkaian berfungsi dengan baik.



Jumari

- ✧ *Pada uji simulasi trip untuk tegangan tinggi 5-7 volt hal ini sudah dapat mewakili kondisi riil 500-700 volt, karena menggunakan rangkaian voltage divider dalam hal ini voltage devidernya didesain sebagai pembagi 10.*

Tri Harjanto

- Apakah pada rangkaian elektronik pada sistem trip tersebut beberapa rangkaian dapat digantikan

dengan PLC, sehingga dapat lebih sederhana dan ringkas?

Jumari

- ✧ *Rangkaian elektronik trip pada prinsipnya dapat menggunakan PLC hanya saja dengan menggunakan PLC biayanya menjadi lebih mahal, akan tetapi memang lebih sederhana dan lebih handal.*