

PEMBUATAN SISTEM ALARM BINER 256 KANAL DENGAN PC

Kristedjo Kurnianto,
Nanang Sunarya, Teddy Syawal, Azriani A

ABSTRAK

PEMBUATAN SISTEM ALARM BINER 256 KANAL DENGAN PC. Pembuatan sistem alarm biner merupakan bagian dari pembuatan sistem akuisisi data parameter reaktor dengan PC yang diharapkan dapat menggantikan fungsi komputer proses RSG-GAS. Sistem alarm biner yang dibuat terdiri atas perangkat antarmuka dan modul terminal masukan biner. Sistem ini dapat mendeteksi status masukan biner (ON/OFF) sebanyak 256 kanal. Untuk mengendalikan sistem ini telah dibuat perangkat lunak pengendali ALARM.EXE. Perangkat lunak ini memiliki kemampuan mendeteksi seluruh masukan biner. Apabila salah satu atau lebih masukan mengalami perubahan, maka program akan mencatat dan menampilkan perubahan yang terjadi dan sekaligus menampilkan informasi waktu kejadian dalam ketelitian mili detik. Sistem alarm ini diharapkan dapat dimanfaatkan sebagai SER (Sequence Event Recorder) menggantikan fungsi alarm logging yang ada pada komputer proses. Perancangan sistem alarm biner akan dilanjutkan untuk kapasitas masukan 2048 kanal dan selanjutnya hasil perolehan data analog dan biner dibaca oleh komputer lain melalui jaringan komputer (LAN).

ABSTRACT

ESTABLISHING 256 CHANNEL BINARY ALARM SYSTEM WITH PC. PC based binary alarm system is a part of establishing reactor parameter with PC that function as MPR-30 Process Computer. Binary Alarm system consist of interface hardware and input binary module terminal. This system can detect all binary input status. Hardware system is controlled by ALARM.EXE software. This software have detection capability for all binary input. If one or more than one input is changed, the program will record and display message event also display event time information in mili second resolution. This system can be used as SER (Sequence Event Recorder) that can be replaced alarm logging system in process computer. The design of binary alarm system will be continued for 2048 channel capacity and the result of analog and binary can be monitored by the other computer through computer network (LAN).

PENDAHULUAN

Perkembangan teknologi komputer pribadi (PC) saat ini maju pesat sekali. Peralatan berbasis mikro prosesor yang semula didesain untuk tujuan khusus, saat ini dapat digantikan fungsinya dengan sebuah PC dengan tambahan kartu antarmuka (*interface card*). Aplikasi penggunaan PC semakin lama semakin luas dan memiliki unjuk kerja yang sama dengan peralatan yang didesain khusus yang tentunya lebih mahal harganya. Saat ini di RSG GAS sedang dikembangkan penggunaan PC untuk menggantikan fungsi komputer proses RSG-GAS.

Komputer proses RSG-GAS (Siemen R-30) adalah komputer jenis mini komputer yang berfungsi menangani perolehan data analog dan biner. Data analog dicuplik secara berkala dan

ditampilkan dalam bentuk teks dan grafik. Data biner dipantau terus menerus sehingga apabila terjadi perubahan status akan teridentifikasi. Identifikasi perubahan status ditampilkan dalam bentuk teks yang mengandung informasi nama komponen, status komponen dan waktu kejadian.

Dalam rangka modernisasi sistem monitor RSG-GAS maka tulisan ini akan menjelaskan status kemajuan penelitian pembuatan sistem perolehan data biner. Sistem perolehan biner disini untuk selanjutnya disebut sebagai sistem alarm biner karena fungsi alat ini adalah sebagai alarm data logger atau sering disebut SER (*Sequence Event Recorder*).

Modernisasi sistem monitor dilakukan dengan menggunakan PC dan pada tahap sekarang adalah pengujian perangkat keras dan perangkat lunak untuk 256 kanal alarm biner.

Selain menguji unjuk kerja sistem, dilakukan pula perancangan lanjutan untuk pengembangan untuk mencapai target akhir yaitu sistem 2048 kanal alarm biner yang kemudian diintegrasikan dengan sistem monitor analog yang sudah dikembangkan sebelumnya.

TEORI

A. Pengalamatan I/O Port

Setiap antar-muka yang dipasang pada PC memiliki alamat yang unik. Alamat ini digunakan sebagai identitas setiap peralatan (*peripheral*) yang terhubung ke PC agar dapat diakses oleh prosesor. Untuk menghubungkan prosesor dengan peralatan luar, setiap peralatan luar terhubung ke prosesor melalui bus data, bus alamat dan bus kendali.

IBM PC memiliki 20 jalur alamat, namun yang dipakai untuk pengalamatan port hanya 10 jalur saja. Kode alamat 10 bit ini menentukan peralatan mana yang dipilih. Jika bit ke-10 berlogika '1' maka akan memungkinkan pengambilan atau penulisan data dari peralatan yang berada pada slot, sedangkan jika bit ke-10 berlogika '0' maka peralatan yang dipilih berada pada sistem board.

Pada perancangan antar-muka yang dipasang pada slot PC pengalamatan port dilakukan oleh dekoder alamat. Dekoder alamat akan memberikan pulsa *chip select* pada peripheral yang dituju sesuai dengan keinginan perancang. Dekoder alamat yang digunakan dapat menggunakan beberapa teknik seperti *Fixed Address Decode*, *Switch Selectable Decode* dan *PROM Select Decode*¹⁾. Seluruh teknik yang digunakan diatas memanfaatkan alamat port yang tersedia (10 bit pertama pada bus alamat)

Untuk menghindari penggunaan alamat secara bersamaan atau kejadian salah alamat, maka penggunaan alamat memory, port I/O dibedakan secara unik dan mengikuti desain memory dan I/O mapping yang sudah tersedia dalam sebuah PC. Tabel 1 menyajikan peta alamat port I/O sistem board dan slot IBM PC XT.

Tabel 1. Peta alamat port I/O pada IBM PC XT

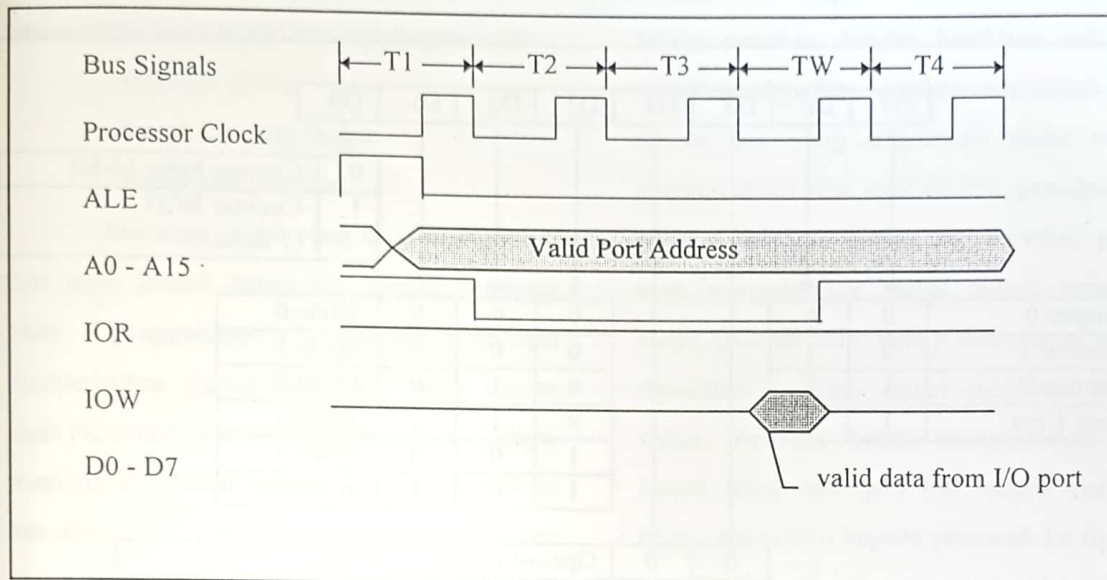
ALAMAT	DESKRIPSI
000 - 00F 010 - 01F	Chip DMA 8237
020 - 021 022 - 03F	Chip Interrupt (PIC) 8259
040 - 043 044 - 04F	Chip Timer (PIT) 8253
060 - 063 064 - 07F	Chip PPI 8255
080 - 083 084 - 09F	DMA Page register
0A0 - 0A0 0A1 - 1FF	NMI mask bit
200 - 200	kosong
201 - 201	Game control adapter
202 - 277	kosong
278 - 27F	printer port ke-dua
280 - 2F7	kosong
2F8 - 2FF	serial port ke-dua
300 - 377	kosong
378 - 37F	printer port pertama
380 - 3AF	kosong
3B0 - 3BF	monochrome dan printer port adapter
3C0 - 3CF	kosong
3D0 - 3DF	CGA adapter
3E0 - 3EF	kosong
3F0 - 3F7	diskete drive adapter
3F8 - 3FF	serial port

Melihat tabel di atas ternyata masih banyak lokasi-lokasi alamat I/O pada slot yang belum terpakai. Lokasi-lokasi ini diberikan untuk alamat piranti-piranti anatarmuka yang dibuat pemakai.

B. Siklus pembacaan Port I/O

Siklus pembacaan port I/O dipicu setiap instruksi IN dieksekusi oleh mikroprosesor keluarga 8088. Tujuan siklus ini adalah mengambil data dari sebuah alamat port I/O ke

dalam alamat port yang kosong. sesuai dengan desai PC, satu siklus membutuhkan minimum lima clock, atau kira-kira 1.05 mikro detik (dengan anggapan setiap klock sekita 210 nano detik). Gambar 1. menunjukkan timing dasar dari siklus pembacaan port I/O.



Gambar 1. Diagram waktu siklus pembacaan port I/O

Selama clock T1 sinyal ALE aktif dan hal tersebut menunjukkan bahwa bus alamat bit ke 0 - 15 berisi alamat port IO yang valid. Pada clock T2 sinyal kendali IOR aktif. Mengindikasi bahwa bahwa siklus bus adalah siklus baca port dan port dengan alamat terkait harus merespon isi bus data. Pada awal klock T4 prosesor mencuplik data dari bus data dan sinyal IOR non aktif. Siklus bus berakhir pada akhir T4. Sebagai catatan pada siklus pembacaan I/O port normal membutuhkan empat klock, akan tetapi sesuai dengan desain PC, sebuah klock yang disebut TW (waiting time) secara otomatis disisipkan setiap siklus pembacaan ¹⁾.

buah counter 16-bit. Ketiga counter tersebut dapat diprogram pada perbagai mode tanpa saling tergantung (*independent*) dengan kemampuan mencacah sampai dengan 8 Mhz ²⁾. Tabel 2 berikut menunjukkan hubungan pin-pin CS, WR, RD, A1 dan A0 dengan operasi 8254.

Tabel 2. Tabel operasi dasar 8253

CS	RD	WR	A1	A0	Keterangan
0	1	0	0	0	Load counter 0
0	1	0	0	1	Load counter 1
0	1	0	1	0	Load counter 2
0	1	0	1	1	Write Mode Word
0	0	1	0	0	Read Counter 0
0	0	1	0	1	Read Counter 1
0	0	1	1	0	Read Counter 2
0	0	1	1	1	No-operation 3-State
1	x	x	x	x	Disable 3-State
0	1	1	x	x	No-operation 3-State

C. Programmable Interval Timer 8254

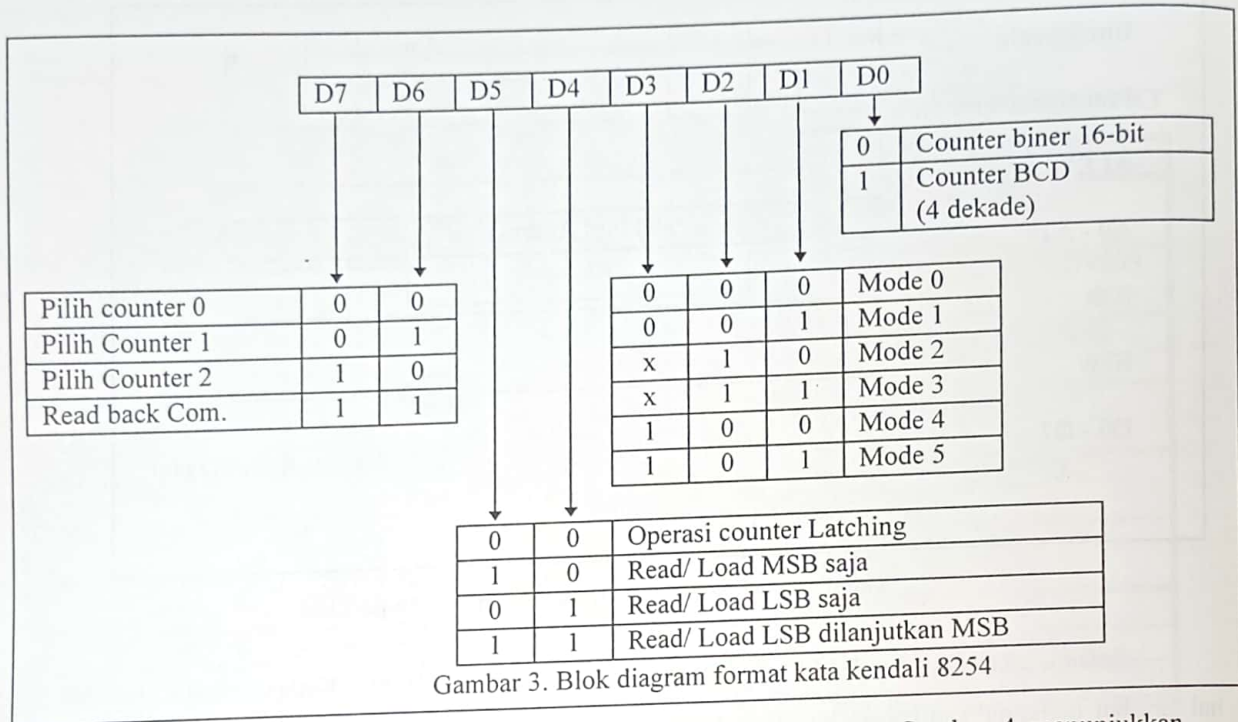
PIT 8254 merupakan counter/ timer mampu program yang lazim digunakan pada mikro komputer Intel. Chip ini terdiri atas tiga

Ketiga counter 16-bit yang terdapat dalam PIT 8254 dapat dioperasikan dalam 6 mode operasi yaitu :

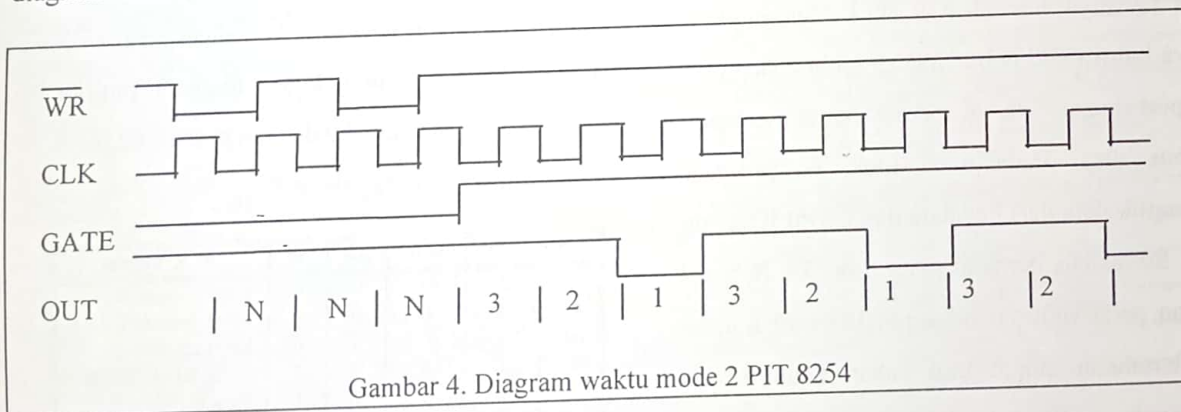
1. Mode 0 Programmable Terminal Count
2. Mode 1 Programmable One-Shot
3. Mode 2 Rate Generator
4. Mode 3 Square Wave Generator

5. Software Trgged Strobe
6. Hardware Triggered Strobe

Setiap counter dapat ditentukan modenya dengan menuliskan kata kendali tertentu (Lihat Gambar 3). Pada setiap mode juga dapat dilakukan pembacaan isi counter tanpa mengganggu proses pencacahan (*reading while counting*)



PIT 8254 pada penelitian ini dioperasikan pada mode 2 (*rate generator*). Gambar 4 menunjukkan diagram waktu PIT 8254 pada mode 2.



TATA KERJA

1. Perancangan perangkat keras antarmuka berupa perancangan dekoder alamat, rangkaian penyangga dan rangkaian pewaktu
2. Perancangan perangkat pengendali antarmuka berupa modul akusisi data,

- modul pembaca pewaktu, modul pendeteksi perubahan dan modul penampil pesan.
3. Pembuatan prototipe antarmuka
4. Pengujian perangkat lunak dan perangkat keras (prototipe)
5. Modifikasi dan optimalisasi perangkat lunak

6. Pembuatan perangkat keras dan instalasi
7. Evaluasi dan pengujian sistem secara keseluruhan

HASIL

Perangkat keras antarmuka dapat dilihat pada gambar 5. Perangkat keras antarmuka sistem alarm biner terdiri atas tiga bagian yaitu :

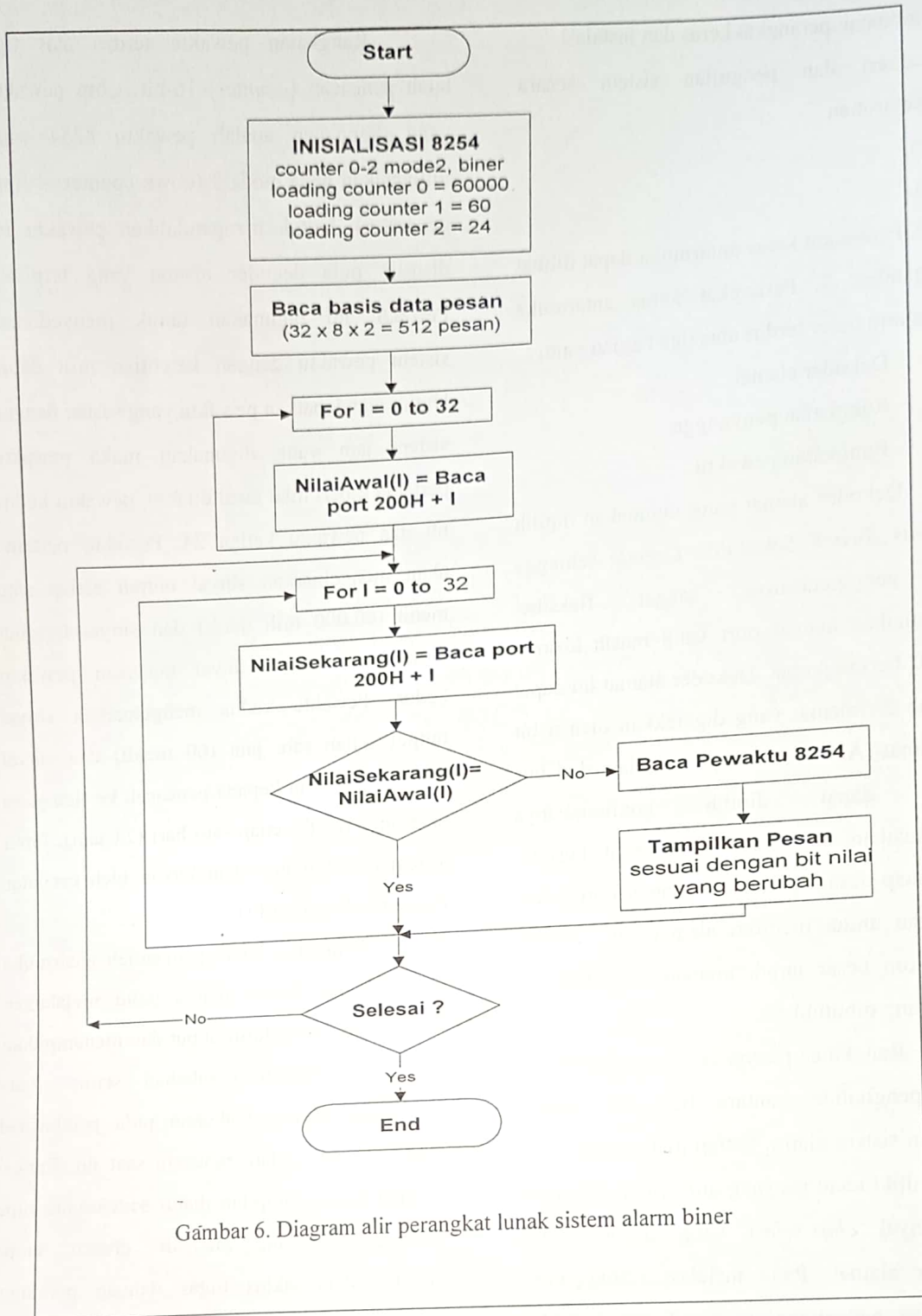
- Dekoder alamat
- Rangkaian penyangga
- Rangkaian pewaktu

Dekoder alamat yang digunakan dipilih dari jenis *Switch Selectable Decode* sehingga pada penggunaannya sangat fleksibel menyesuaikan alamat port yang masih kosong pada PC bersangkutan. Dekoder alamat ini dapat memilah 2^6 alamat yang digerakkan oleh 6 bit bus alamat ($A_0 - A_5$). Bit-bit yang lain dari bus alamat dapat dipilih konfigurasinya menyesuaikan alamat port yang masih kosong. Pada tahap desain perubahan alamat port sering dilakukan untuk memilih alamat yang kosong dan cukup besar untuk menangani jumlah bit alarm yang dibutuhkan.

Rangkaian penyangga berfungsi sebagai pintu penghubung antara bus data dengan masukan sistem alarm. Setiap pintu penghubung ini memiliki identitas yang unik yaitu didasarkan pada sinyal "*chip select*" yang dikirimkan oleh dekoder alamat. Pada instalasi sesungguhnya rangkaian penyangga ini masih membutuhkan chip penyesuai sinyal yang mengubah sinyal masukan dari 24V menjadi sinyal standar TTL (5V).

Rangkaian pewaktu terdiri atas tiga buah pencacah (*counter*) 16-bit. Chip pewaktu yang digunakan adalah pewaktu 8254 yang difungsikan pada mode 2 (down counter => rate generator). Untuk mengendalikan pewaktu ini disusun pula dekoder alamat yang terpisah. Pewaktu ini digunakan untuk menyediakan sistem pewaktu dengan ketelitian mili detik. Untuk mendapatkan pewaktu yang sesuai dengan sistem jam yang digunakan maka pewaktu pertama diberi nilai awal 60.000, pewaktu kedua 60 dan pewaktu ketiga 24. Pewaktu pertama akan mengeluarkan sinyal output setiap satu menit (60.000 mili detik) dan sinyal tersebut digunakan sebagai sinyal masukan pewaktu kedua. Pewaktu kedua mengeluarkan sinyal output setiap satu jam (60 menit) dan sinyal output diteruskan kepada pencacah ke tiga yang akan me-"reset" setiap satu hari (24 jam). Input sistem pewaktu ini dibangkitkan oleh oscilator dengan frekwensi 1 kHz.

Perangkat lunak pengendali antarmuka memiliki dua fungsi utama yaitu melakukan scanning keadaan seluruh input dan menampilkan pesan bila terjadi perubahan status. Pada penampilan pesan dilakukan pula pembacaan nilai yang ada dalam pewaktu saat itu. Fungsi scanning dan penampilan diatur sedemikian rupa sehingga program menjadi efisien tanpa memboroskan siklus tugas dengan percuma. Kelambatan pada setiap tahap akan mengurangi ketelitian pewaktu sistem alarm biner ini. Diagram alir perangkat lunak tampak pada gambar 6 berikut ini.



Gambar 6. Diagram alir perangkat lunak sistem alarm biner

Pengujian sistem dilakukan dengan dua cara yaitu memberikan sinyal simulasi berupa perubahan setiap bit masukan dan memberikan sinyal masukan secara bersama-sama untuk dua atau lebih sinyal. Pada setiap cara pengujian dilakukan pengecekan apakah pesan yang ditampilkan sesuai dengan keadaan fisik sesungguhnya dan pewaktu mencatat waktu kejadian dengan tepat.

Setelah perangkat keras dirangkai kemudian dipasang pada slot PC sistem diuji dengan menjalankan perangkat lunak pengendali. Alamat yang dipilih adalah 200H - 240H. Jika dibandingkan dengan tabel 1 maka alamat-alamat ini masih kosong sehingga sistem alarm biner ini memenuhi persyaratan bahwa alamat port unik. Selanjutnya pengujian dilakukan dengan memberikan perubahan pada switch masukan untuk masing-masing masukan maupun perubahan secara bersamaan. Hasil luaran yang ditampilkan pada layar monitor tampak pada tabel 3.

Tabel 3. Contoh hasil tampilan layar monitor

sistem alarm biner	
Katup JE-01 AA01 "OPEN"	12:25:23.24
Katup JE-01 AA03 "CLOSE"	12:27:10.45
Pompa JE-01 AP01 "ON"	12:30:45.23
Katup JE-01 AA04 "OPEN"	12:31:20.12
Katup PA-01 AA02 "OPEN"	12:50:57.01
Katup PA-01 AA02 "CLOSE"	14:13:47.52
Katup JE-01 AA03 "CLOSE"	14:23:25.37
Pompa JE-01 AP01 "OFF"	14:23:25.37

PEMBAHASAN

Dari hasil pengujian menunjukkan bahwa sistem bekerja dengan baik dan dapat mendeteksi setiap perubahan dengan cepat dan sistem dapat mencatat waktu kejadian dengan ketelitian mili detik. Untuk meyakinkan bahwa

sistem tidak kehilangan sinyal dan waktu yang ditunjukkan adalah tepat maka dapat dilakukan perhitungan sebagai berikut.

Setiap satu siklus scan membutuhkan waktu 32 kali eksekusi perintah baca port. Seperti dijelaskan dalam dasar teori satu siklus pembacaan port membutuhkan waktu $210 \text{ nano-detik/clock} \times 5 \text{ clock/siklus} = 1050 \text{ n detik} = 1,05 \text{ } \mu\text{detik}$ (asumsi konservatif clock yang digunakan adalah standar PC XT) maka satu kali scan membutuhkan waktu $32 \times 1,05 \text{ } \mu\text{detik} = 33,6 \text{ } \mu\text{detik}$

Jadi komputer masih cukup memiliki waktu lebih (sekitar 950 μdetik) untuk membandingkan dengan status lama, menampilkan pesan dan membaca pewaktu. Proses selain membaca port dilakukan pada laju klok komputer yang lebih cepat (clock pengendali prosesor) sehingga memakan waktu yang jauh lebih singkat dari pembacaan port. Apalagi kejadian penampilan pesan hanya dieksekusi jika terjadi perubahan status sehingga terjamin bahwa sistem melakukan setiap siklus pemantauan status dan penampilan pesan dalam jangka waktu kurang dari 1 mili detik.

Untuk pengembangan perluasan jumlah kanal hingga 2048 kanal (sasaran akhir penelitian ini) metode yang digunakan masih dapat digunakan. Hal tersebut disebabkan untuk menangani 2048 kanal alarm dibutuhkan 256 alamat port (masing-masing port 8-bit) sehingga waktu pembacaan status adalah $256 \times 1,05 \text{ } \mu\text{detik} = 268,8 \text{ } \mu\text{detik}$. Waktu pembacaan dan waktu pemrosesan masih dibawah 1 mili detik sehingga ketelitian sistem masih dapat dipertahankan dalam orde mili detik.

Agar sistem alarm biner dapat dihubungkan dalam suatu jaringan komputer, maka sistem ini harus dikembangkan lagi dengan

memiliki fasilitas penyimpanan kejadian dalam media penyimpan yang dapat dibaca oleh komputer lain pada jaringan bersangkutan. Metode identifikasi perubahan, penampilan pesan dan penyimpanan data harus dioptimalkan agar semua proses diluar pembacaan port dapat berlangsung sesingkat mungkin sehingga waktu total pengolahan tiap siklus kurang dari satu mili detik.

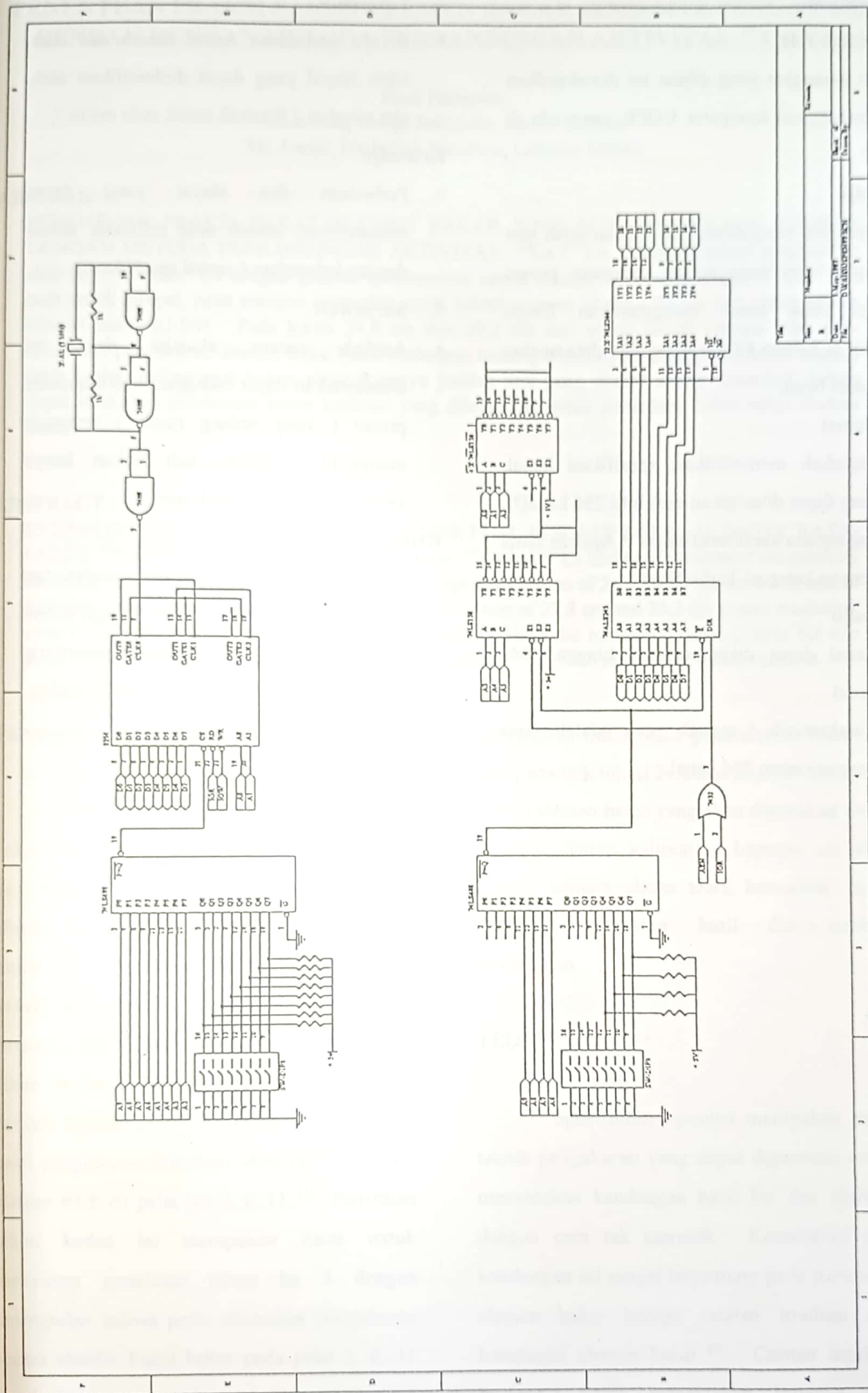
KESIMPULAN

Pembuatan sistem alarm biner 256 kanal telah berhasil dilakukan. Sistem ini dapat memantau seluruh masukan dan dapat menampilkan pesan perubahan status masukan serta mencatat waktu kejadian dalam ketelitian mili detik. Optimasi perangkat lunak dalam

mengidentifikasi perubahan status, penampilan pesan dan penyimpanan data masih perlu dikembangkan untuk mendapatkan unjuk kerja sistem yang lebih bagus. Unjuk kerja sistem yang bagus dibutuhkan untuk pengembangan sistem ini selanjutnya yaitu untuk masukan 2048 kanal dan hasil logging dapat dishare lewat jaringan komputer.

DAFTAR PUSTAKA

1. Lewis C. Eggebrecht, "Interfacing to The IBM Personal Computer", Howard W. Sams & Co., 1987
2. Douglas V. Hall, "Microprocessors and Interfacing", McGraw-Hill Book Company, Singapore, 1987.



Gambar 5. Skema perangkat keras antar muka sistem alarm biner

Tanya Jawab.**1. Endiah P.H**

Apakah perangkat yang dibuat ini dimaksudkan untuk mengganti komputer COFE yang ada di RKU ?

Kristedjo

- Perangkat yang dibuat merupakan salah satu bagian dari penggantian komputer proses tapi tidak untuk menggantikan fungsi COFE, karena COFE mengolah data analog bukan biner.

2. Slamet

- Dapatkah memodifikasi spesifikasi kanal, yang dapat diharapkan melebihi 256 kanal?
- Bagaimana karakteristiknya ? Apakah sama dengan kategori Turbo Scan ?

Kristedjo

- Kanal dapat dikembangkan hingga 2048 kanal.
- Karakteristik / metode scan adalah sama dengan sistem 256 kanal.

3. Tukiran S.

- Berapa perbedaan waktu antara dua atau lebih sinyal yang dapat diidentifikasi oleh alat tersebut ? Bisakah untuk orde micro ?

Kristedjo

- Perbedaan dua sinyal yang dapat diidentifikasi adalah orde milidetik sesuai dengan kebutuhan (sesuai spesifikasi)

4. Suryawati

- Apakah sistem akuisisi data ini direncanakan dapat menggantikan komputer proses (yang sedang rusak) termasuk mengindikasi alarm, jadi bukan hanya sistem data analog untuk trip.

Kristedjo

- Sistem alarm biner merupakan bagian dari penggantian komputer proses. Fungsi sistem ini hanya menangani sinyal biner seperti trip dan alarm-alarm, bukan untuk sinyal analog.